



44

PATENT
ATTORNEY DOCKET NO.: 053785-5023

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
)
Soon-Sung YOO et al.)
)
Application No.: 09/919,614) Group Art Unit: 2871
)
Filed: August 1, 2001) Examiner: Unassigned
)
For: LIQUID CRYSTAL DISPLAY DEVICE)
AND METHOD OF FABRICATING THE)
SAME)

Commissioner for Patents
Washington, D.C. 20231

CLAIM FOR PRIORITY

Under the provisions of 35 U.S.C. §119, Applicants hereby claim the benefit of the filing date of **Korean** Patent Application No. 2000-44916 filed August 2, 2000 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is a certified copy of the Korean application.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

Robert J. Goodell
Reg. No. 41,040

Dated: November 14, 2001

MORGAN, LEWIS & BOCKIUS LLP
1800 M Street, N.W.
Washington, D.C. 20036
(202)467-7000



대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

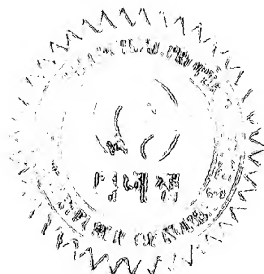
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 44916 호
Application Number PATENT-2000-0044916

출원년월일 : 2000년 08월 02일
Date of Application AUG 02, 2000

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 07 월 03 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2000.08.02
【발명의 명칭】	액정 표시 장치 및 그의 제조 방법
【발명의 영문명칭】	liquid crystal display and fabricating method of the same
【출원인】	
【명칭】	엘지 .필립스 엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	이우채
【성명의 영문표기】	LEE, WOO-CHAE
【주민등록번호】	731019-1067011
【우편번호】	730-360
【주소】	경상북도 구미시 진평동 642-3번지 LG.Philips LCD
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 정원기 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	10 면 10,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	0 항 0 원
【합계】	39,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

액정 표시 장치의 하부 기판인 박막 트랜지스터 기판을 제조하는데 있어서, 4장의 마스크를 이용하여 제조하여 제조 비용을 감소시킬 수 있는데, 이때 보호층을 분할 노광하여 형성할 경우 분할 노광의 경계면을 따라 게이트 절연막에 스티치 라인이 형성된다. 이러한 스티치 라인은 얼룩과 같은 문제를 발생시켜 액정 표시 장치의 불량 원인이 된다. 따라서, 본 발명에서는 분할 노광을 실시할 때 스티치 라인을 상부 기판의 블랙 매트릭스로 가려지는 부분에 위치하도록 하여 이러한 문제를 해결한다.

【대표도】

도 12

【색인어】

4마스크, 분할 노광, 스티치 라인, 얼룩

【명세서】**【발명의 명칭】**

액정 표시 장치 및 그의 제조 방법{liquid crystal display and fabricating method of the same}

【도면의 간단한 설명】

도 1은 종래의 액정 표시 장치용 박막 트랜지스터 기판에 대한 평면도.

도 2는 도 1에서 II-II' 선을 따라 자른 단면도.

도 3은 종래의 액정 표시 장치에 대한 평면도.

도 4a 내지 도 4c는 종래의 박막 트랜지스터 기판에 대한 제조 공정을 도시한 것으로서, 도 1의 II-II' 선에 해당하는 단면도.

도 5는 종래의 기술에 따라 액정 표시 장치용 박막 트랜지스터 기판을 제조하는 단계에서의 평면도.

도 6a 내지 도 6c는 도 5에서 VI-VI' 선을 따라 자른 단면도.

도 7은 종래의 기술에 따른 액정 표시 장치용 박막 트랜지스터 기판에서 보호층을 도시한 평면도.

도 8a는 본 발명의 제1 실시예에 따라 액정 표시 장치용 박막 트랜지스터 기판을 제조하는 첫 단계에서의 평면도.

도 8b는 도 8a에서 VIII-VIII' 선을 따라 자른 단면도.

도 9a는 도 8b 다음 단계에서의 박막 트랜지스터 기판의 평면도.

도 9b는 도 9a에서 IX-IX' 선을 따라 자른 단면도.

도 10a는 도 9b 다음 단계에서의 박막 트랜지스터 기관의 평면도.

도 10b 내지 도 10d는 도 10a에서 X-X' 선을 따라 자른 단면도.

도 11a는 도 10d 다음 단계에서의 박막 트랜지스터 기관의 평면도.

도 11b는 도 11a에서 X I-X I' 선을 따라 자른 단면도.

도 12는 본 발명에 따른 액정 표시 장치의 배치도.

도 13a는 본 발명의 제2 실시예에 따라 액정 표시 장치용 박막 트랜지스터 기관을 제조하는 첫 단계에서의 평면도.

도 13b는 도 13a에서 X III-X III' 선을 따라 자른 단면도.

도 14a는 도 13b 다음 단계에서의 박막 트랜지스터 기관의 평면도.

도 14b는 도 14a에서 X IV-X IV' 선을 따라 자른 단면도.

도 15a는 도 14b 다음 단계에서의 박막 트랜지스터 기관의 평면도.

도 15b 및 도 15c는 도 15a에서 X V-X V' 선을 따라 자른 단면도.

도 16a는 도 15c 다음 단계에서의 박막 트랜지스터 기관의 평면도.

도 16b는 도 16a에서 X VI-X V VI' 선을 따라 자른 단면도.

<도면의 주요 부분에 대한 부호의 설명>

121 : 게이트 배선

122 : 게이트 전극

130 : 게이트 절연막

141 : 순수 반도체층

151, 152 : 불순물 반도체층

161 : 데이터 배선

162 : 소스 전극

163 : 드레인 전극

171 : 보호층

181 : 화소 전극

190 : 블랙 매트릭스

S : 스티치 라인

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<32> 본 발명은 액정 표시 장치 및 그의 제조 방법에 관한 것으로서, 더욱 상세하게는 마스크 수를 적게 하여 제조 비용을 감소시킬 수 있는 액정 표시 장치용 박막트랜지스터 기판 및 그의 제조 방법에 관한 것이다.

<33> 일반적으로 액정 표시 장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 삽입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직임으로써 빛의 투과율에 따라 화상을 표현하는 장치이다.

<34> 액정 표시 장치는 다양한 형태로 이루어질 수 있는데, 현재 박막 트랜지스터와 박막 트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동 행렬 액정 표시 장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

<35> 이러한 액정 표시 장치는 하부 기판에 화소 전극이 형성되어 있고 상부 기판인 색

필터 기판에 공통 전극이 형성되어 있는 구조로, 상하로 걸리는 기판에 수직한 방향의 전기장에 의해 액정 분자를 구동하는 방식이다. 이는, 투과율과 개구율 등의 특성이 우수하며, 상판의 공통 전극이 접지 역할을 하게 되어 정전기로 인한 액정셀의 파괴를 방지할 수 있다.

<36> 액정 표시 장치의 상부 기판은 화소 전극 이외의 부분과 화소 전극 주변부에서 액정 분자가 틸트됨으로써 발생하는 빛샘 현상을 막기 위해 블랙 매트릭스(black matrix)를 더 포함한다.

<37> 한편, 액정 표시 장치의 하부 기판은 박막을 증착하고 마스크를 이용하여 사진 식각하는 공정을 여러 번 반복함으로써 형성되는데, 통상적으로 마스크 수는 5장 내지 6장이 사용되고 있으며, 현재 4장의 마스크를 이용하여 하부 기판을 제작함으로써 생산 비용을 절감할 수 있는 방법이 알려져 사용되고 있다.

<38> 4장의 마스크를 이용하여 제작한 액정 표시 장치용 어레이 기판의 일례에 대하여 도 1 및 도 2를 참조하여 설명한다.

<39> 도 1은 종래 기술에 따른 액정 표시 장치의 하부 기판에 대한 평면도이고, 도 2는 도 1에서 II-II'선을 따라 자른 단면을 도시한 것이다.

<40> 도 1 및 도 2에 도시한 바와 같이 기판(10) 위에 일 방향의 게이트 배선(21)과 게이트 배선(21)에서 연장된 게이트 전극(22)이 형성되어 있다.

<41> 게이트 배선(21) 상부에는 게이트 절연막(30)이 형성되어 게이트 배선(21) 및 게이트 전극(22)을 덮고 있다.

<42> 이어, 게이트 절연막(30) 위에는 순수 반도체층(41)이 형성되어 있고, 그 위에 불

순물 반도체층(51, 52)이 형성되어 있다.

<43> 불순물 반도체층(51, 52) 위에는 게이트 배선(21)과 직교하는 데이터 배선(61), 데이터 배선(61)과 연결되어 있는 박막 트랜지스터의 소스 전극(62), 그리고 게이트 전극(22)을 중심으로 소스 전극(62)과 마주 대하고 있는 드레인 전극(63)이 형성되어 있다.

<44> 데이터 배선(61)과 소스 및 드레인 전극(62, 63) 상부에는 보호층(71)이 형성되어 이들을 덮고 있으며, 반도체층(41)은 보호층(71)과 같은 모양을 가진다.

<45> 다음, 화소 영역에는 투명 도전 물질로 이루어진 화소 전극(81)이 형성되어 있다.

<46> 앞서 언급한 바와 같이 액정 표시 장치의 상부 기판에는 블랙 매트릭스가 형성되어 있어 화소 전극 주변부에서 빛이 새는 것을 방지하는데, 도 3에 앞서 설명한 액정 표시 장치용 박막 트랜지스터 기판과 블랙 매트릭스가 배치되어 있는 상태를 도시하였다.

<47> 도 3에 도시한 바와 같이, 블랙 매트릭스(90)가 박막 트랜지스터 및 화소 전극(81) 이외의 부분을 덮고 있다.

<48> 이하, 도 4a 내지 도 4c 및 앞서의 도 2를 참조하여 이러한 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 설명한다.

<49> 도 4a에 도시한 바와 같이 제1 마스크를 이용하여 투명 기판(10) 위에 일 방향의 게이트 배선(도시하지 않음) 및 게이트 배선에서 연장된 게이트 전극(22)을 형성한다.

<50> 이어, 도 4b에 도시한 바와 같이 게이트 절연막(30)과 비정질 실리콘층(40) 및 불순물로 도핑된 비정질 실리콘층을 차례로 증착하고 금속층을 스퍼터링과 같은 방법으로 증착한 다음, 제2 마스크를 이용한 사진 식각 공정으로 금속층 및 불순물 비정질 실리콘층을 패터닝하여 데이터 배선(61), 소스 및 드레인 전극(62, 63), 그리고 불순물 반도체

1020000044916

층(51, 52)을 형성한다.

<51> 다음, 도 4c에 도시한 바와 같이 실리콘 질화막이나 실리콘 산화막으로 보호층을 증착한 다음, 제3 마스크를 이용한 사진 식각 공정으로 비정질 실리콘층(40)과 함께 패터닝하여 보호층(71)과 반도체층(41)을 형성한다. 이때, 보호층(71)은 데이터 배선(61)과 소스 및 드레인 전극(62, 63)을 덮고 있는데, 드레인 전극(63)부분에서는 드레인 전극(63)의 일측면을 드러낸다.

<52> 이어, 도 2에 도시한 바와 같이 IT0와 같은 투명 도전 물질을 증착하고 제4 마스크를 이용한 사진 식각 공정으로 패터닝하여 화소 전극(81)을 형성하는데, 화소 전극(81)은 드레인 전극(63) 및 전단 게이트 배선과 일부 중첩되어 있으며, 드레인 전극(63)과 측면 접촉된다.

<53> 이와 같이 액정 표시 장치용 박막 트랜지스터 기판을 4장의 마스크를 이용하여 제조함으로써 제조 비용을 감소시킬 수 있다.

<54> 앞서 설명한 것처럼 액정 표시 장치용 박막트랜지스터 기판을 제조하는 공정은 사진 식각 공정을 포함하는데, 사진 식각 공정에서는 노광장치가 이용된다.

<55> 일반적으로 노광장치는 기판을 한 번에 노광하여 패턴을 형성할 수 있도록 노광 면을 크게 하는 것이 바람직하지만, 기판의 크기가 큰 경우 이러한 기판을 노광하기 위해서는 기판의 일부를 먼저 노광하고 이후 나머지 부분을 노광하는 분할 노광 방법을 이용해야 한다.

<56> 상기한 액정 표시 장치용 박막트랜지스터 기판의 제조 방법에서 보호층(71)을 분할 노광 방법으로 형성하는 과정을 도 5와 도 6a 내지 도 6c에 도시하였다. 도 5는 박막트

랜지스터 기판을 제조하는 과정에서 보호층을 형성하는 단계의 배치도이고 도 6a 내지 도 6c는 도 5에서 VI-VI'선을 따라 자른 단면도이다.

<57> 도 6a에 도시한 바와 같이, 게이트 배선(21)과 게이트 절연막(30), 비정질 실리콘층(40), 그리고 불순물 반도체층(51) 및 데이터 배선(61)을 형성한 다음, 그 위에 절연막(70)을 증착하고 감광막(100)을 도포한다.

<58> 다음, 도 6b에 도시한 바와 같이 감광막(100)을 분할 노광하고 현상하여 감광막 패턴(101, 102)을 형성한다. 이때, 분할 노광은 도 5에 도시한 바와 같이 점선에 의해 나뉘는 네 영역(A, B, C, D)을 차례로 노광하여 이루어진다. 여기서, 빛이 조사되는 정도에 따라 현상된 감광막(100)의 두께가 달라질 수 있는데, A 영역에서 보호층(71)이 형성될 부분(L) 상부에 위치하는 감광막 패턴(101)은 빛이 조사되지 않으므로 가장 두꺼운 두께를 가지게 되고, 분할 노광되는 경계 부분 즉, 도 5의 점선 부분(N)은 빛이 두 번 조사되어 감광막(100)이 모두 제거되며, 그 외 부분(M)은 빛이 한 번 조사되어 상기 감광막 패턴(101)보다는 적은 두께를 가지는 감광막 패턴(102)이 형성된다.

<59> 이어, 도 5 및 도 6c에 도시한 바와 같이 감광막 패턴(101, 102)과 그 하부의 막들을 식각하여 보호층(71)과 반도체층(41)을 형성한 후, 남아있는 감광막 패턴(101, 102)을 제거한다. 이때, 식각 방법은 주로 건식 식각 방법을 이용하는데, 이 경우 L 부분에서는 감광막 패턴(101)에 의해 하부의 막들이 식각되지 않고 그대로 남아 있고, M 부분에서는 감광막 패턴(102)과 절연막(70), 비정질 실리콘층(40)이 제거되며, N 부분에서는 절연막(70)과 비정질 실리콘층(40) 및 하부의 게이트 절연막(30)까지 식각되어 스티치 라인(stitch line)(S)이 형성된다.

<60> 이와 같이 분할 노광 방법으로 보호층(71)을 형성할 경우, 화소 영역 내에 게이트 절연막(30)이 식각되어 스티치 라인이 형성되는데, 이는 이후 액정 표시 장치에서 얼룩으로 나타날 수 있다.

<61> 또한, A 영역과 B 영역을 따로 노광하므로 노광 패턴이 일치하지 않을 경우에는, 도 7에 도시한 바와 같이 A 영역과 B 영역에 형성된 보호층(71)이 서로 어긋나게 된다. 보호층(71)과 화소 전극(81) 간의 거리는 데이터 배선(61)과 화소 전극(71) 간의 캐패시턴스에 영향을 미친다. 그런데 도 7과 같은 경우, A 영역과 B 영역에서 보호층(71)과 화소 전극(81) 간의 거리가 다르므로 각 영역에서 데이터 배선(61)과 화소 전극(81) 간의 캐패시턴스가 달라지는 문제가 발생한다.

【발명이 이루고자 하는 기술적 과제】

<62> 본 발명의 목적은 액정 표시 장치용 박막트랜지스터 기판을 4장의 마스크를 이용하여 제조하는 경우, 분할 노광에 의해 나타나는 스티치 라인을 상부 기판의 블랙 매트릭스와 대응되는 부분에 형성되도록 함으로써 분할 노광에 의한 불량을 제거할 수 있는 방법을 제공하는 것이다.

【발명의 구성 및 작용】

<63> 본 발명에 따른 액정 표시 장치의 제조 방법에서는 제1 기판을 구비하고, 제1 기판 상부에 일 방향을 가지는 다수의 제1 배선을 형성한다. 이어, 제1 절연막과 비정질 실리콘층 및 금속층을 연속하여 증착한 후, 금속층을 패터닝하여 제1 배선과 교차하는 다

수의 제2 배선을 형성한다. 다음, 제2 절연막을 증착하고, 분할 노광을 이용하여 제2 절연막 및 비정질 실리콘층을 패터닝하여 제2 배선을 덮는 반도체층을 형성한 후, 제1 및 제2 배선이 교차하여 정의되는 영역에 화소 전극을 형성한다. 다음, 제2 기판을 구비하고, 제2 기판 상부에 제1 기판의 분할 노광의 경계 부분에 대응하도록 블랙 매트릭스를 형성한다. 이어, 블랙 매트릭스 상부에 공통 전극을 형성한 다음, 제1, 제2 기판을 합착하고 그 사이에 액정층을 주입한다.

<64> 여기서, 분할 노광의 경계 부분은 게이트 배선 및 데이터 배선 상부에 위치할 수도 있다.

<65> 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에서는 기판을 구비하고 그 위에 일 방향을 가지는 다수의 제1 배선을 형성한다. 이어, 제1 절연막과 비정질 실리콘층 및 금속층을 연속하여 증착한 후, 금속층을 패터닝하여 제1 배선과 교차하는 다수의 제2 배선을 형성한다. 다음, 제2 절연막을 증착하고, 분할 노광을 이용하여 제2 절연막 및 비정질 실리콘층을 패터닝하여 제2 배선을 덮는 반도체층을 형성한다. 이어, 제1 및 제2 배선이 교차하여 정의되는 영역에 화소 전극을 형성한다. 이때, 분할 노광의 경계 부분은 게이트 배선과 데이터 배선의 상부에 위치한다.

<66> 본 발명에 따른 액정 표시 장치에서는 제1 및 제2 기판이 서로 마주 대하고 있고, 제1 기판 내면에는 일 방향을 가지는 다수의 제1 배선이 형성되어 있다. 제1 절연막이 제1 배선을 덮고 있으며, 제1 절연막 상부에는 반도체층이 형성되어 있다. 그 위에 제1 배선과 교차하는 다수의 제2 배선이 형성되어 있고, 이어 제2 배선을 덮고 있으며 반도체층과 같은 모양을 가지는 제2 절연막이 형성되어 있다. 제1 배선과 제2 배선에 의해 정의되는 영역에는 화소 전극이 형성되어 있다. 다음, 제2 기판의 내면에는 블랙 매트릭스가 형성되어 있다.

릭스와 블랙 매트릭스를 덮고 있는 공통 전극이 형성되어 있고, 제1 및 제2 기판 사이에 액정층이 삽입되어 있다. 여기서, 제1 절연막은 제2 절연막을 분할 노광하여 형성된 스티치 라인을 포함하고, 블랙 매트릭스는 스티치 라인을 덮고 있다.

<67> 이와 같이 본 발명에서는 4장의 마스크로 액정 표시 장치용 박막 트랜지스터 기판을 제조하는데 있어서, 제2 절연막을 분할 노광하여 나타날 수 있는 스티치 라인을 상부 기판의 블랙 매트릭스에 의해 가려지는 위치에 형성하여 스티치 라인에 의한 불량을 방지할 수 있다.

<68> 그러면, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 상세히 설명한다.

<69> 먼저, 도 8a 내지 도 11b를 참조하여 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 설명한다.

<70> 도 8a 및 도 8b에 도시한 바와 같이 기판(110) 위에 금속과 같은 물질로 게이트 배선(121)과 게이트 전극(122)을 형성한다.

<71> 다음, 도 9a 및 도 9b에 도시한 바와 같이 게이트 절연막(130)과 비정질 실리콘층(140), 불순물로 도핑된 비정질 실리콘층 및 금속층을 연속하여 증착한다. 이어, 금속층과 불순물 비정질 실리콘층을 패터닝하여 데이터 배선(161)과 소스 및 드레인 전극(162, 163), 그리고 오믹 콘택층(151, 152)을 형성한다.

<72> 이어, 도 10a 내지 도 10d에 도시한 바와 같이 보호층(171)과 반도체층(141)을 형성한다.

<73> 이때, 도 10a에 도시한 바와 같이 점선에 의해 나뉘는 두 영역(E, F)을 각각 노광

하여 형성하는데, 이러한 과정에 대해 도 10b 내지 도 10d를 참조하여 상세히 설명한다.

<74> 도 10b에 도시한 바와 같이 실리콘 질화막과 같은 물질로 절연막(170)을 증착한 다음, 그 위에 감광막(200)을 도포한다.

<75> 다음, 도 10c에 도시한 바와 같이 감광막(200)을 분할 노광하고 현상하여 감광막 패턴(201, 202)을 형성한다. 이때, 분할 노광은 도 10a에 도시된 바와 같이 점선에 의해 나뉘는 두 영역(E, F)을 차례로 노광하여 이루어진다. 여기서, 분할 노광되는 경계 부분은 이후 상부 기판의 블랙 매트릭스(도시하지 않음)에 의해 가려지는 부분에 위치하게 된다. 빛이 조사되는 정도에 따라 현상된 감광막(200)의 두께가 달라질 수 있는데, 보호층(171)이 형성될 부분(P) 상부에 위치하는 감광막 패턴(201)은 빛이 조사되지 않으므로 가장 두꺼운 두께를 가지게 되고, 분할 노광되는 경계 부분 즉, 도 10a의 점선 부분(R)은 빛이 두 번 조사되어 감광막(200)이 모두 제거되며, 그 외 부분(Q)은 빛이 한 번 조사되어 감광막 패턴(201)보다는 적은 두께를 가지는 감광막 패턴(202)이 형성된다.

<76> 이어, 도 10d에 도시한 바와 같이 감광막 패턴(201, 202)과 그 하부의 막들을 식각한다. 이때, 식각 방법은 주로 건식 식각 방법을 이용하는데, 이 경우 P 부분에서는 감광막 패턴(201)에 의해 하부의 막들이 식각되지 않고 그대로 남아 있고, Q 부분에서는 감광막 패턴(202)과 절연막(170), 비정질 실리콘층(140)이 제거되며, R 부분에서는 절연막(170)과 비정질 실리콘층(140) 및 하부의 게이트 절연막(130)까지 식각된다.

<77> 따라서, 분할 노광되는 경계면을 따라 스티치 라인(S)이 생기게 된다.

<78> 다음, 도 11a 및 도 11b에 도시한 바와 같이 ITO(indium-tin-oxide)와 같은 물질로 드레인 전극(163)과 연결되어 있는 화소 전극(181)을 형성한다.

- <79> 도 12에 본 발명의 제1 실시예에 따라 제작된 박막 트랜지스터 기관과 상부 기관의 블랙 매트릭스를 배치한 경우를 도시하였다. 도 12에 도시한 바와 같이 블랙 매트릭스 (190)가 스티치 라인(S)을 덮고 있다.
- <80> 이와 같이 본 발명의 제1 실시예에서는 보호층(171) 형성시 분할 노광의 경계면에 의한 스티치 라인(S)이 나타나게 되더라도 스티치 라인(S)을 상부 기관의 블랙 매트릭스 (190)로 가려지는 부분에 덮으로써 이에 따른 불량이 발생하지 않도록 할 수 있다.
- <81> 한편, 분할 노광되는 경계면을 게이트 배선(121) 및 데이터 배선(161) 상부에 위치 하도록 형성함으로써 불량을 방지할 수도 있다.
- <82> 이러한 본 발명의 제2 실시예에 대하여 도 13a 내지 도 16b를 참조하여 상세히 설명한다.
- <83> 도 13a 및 도 13b에 도시한 바와 같이 기관(110) 위에 금속과 같은 물질로 게이트 배선(121)과 게이트 전극(122)을 형성한다.
- <84> 다음, 도 14a 및 도 14b에 도시한 바와 같이 게이트 절연막(130)과 비정질 실리콘 층(140), 불순물로 도핑된 비정질 실리콘층 및 금속층을 연속하여 증착한다. 이어, 금속 층과 불순물 비정질 실리콘층을 패터닝하여 데이터 배선(161)과 소스 및 드레인 전극 (162, 163), 그리고 오믹 콘택층(151, 152)을 형성한다.
- <85> 여기서, 데이터 배선(161)은 이후 보호층 형성시 분할 노광되는 경계면에 의해 게이트 배선(121)이 손상되는 것을 방지하기 위해 게이트 배선(121)을 덮는 여분의 데이터 배선(165)을 더 포함한다.
- <86> 이어, 도 15a 내지 도 15c에 도시한 바와 같이 보호층(171)과 반도체층(141)을 형

성한다.

- <87> 이때, 도 15a에 도시한 바와 같이 게이트 배선(121) 및 데이터 배선(161) 상부에 위치하는 점선에 의해 나뉘는 네 영역(G, H, I, J)을 각각 노광하여 형성하는데, 이러한 과정에 대해 도 15b 및 도 15c를 참조하여 상세히 설명한다.
- <88> 도 15b에 도시한 바와 같이 실리콘 질화막과 같은 절연막(170)을 증착하고 그 위에 감광막을 도포한 다음, 분할 노광 및 현상하여 감광막 패턴(201, 202)을 형성한다. 이때, 분할 노광은 도 15a에 도시된 바와 같이 점선에 의해 나뉘는 네 영역(G, H, I, J)을 차례로 노광하여 이루어진다. 여기서, 분할 노광되는 경계 부분은 게이트 배선(121) 및 데이터 배선(161) 상부에 위치하며 이는 이후 상부 기판의 블랙 매트릭스(도시하지 않음)에 의해 가려지게 된다. 이때, 빛이 조사되는 정도에 따라 현상된 감광막의 두께가 달라질 수 있는데, 보호층(171)이 형성될 부분(T) 상부에 위치하는 감광막 패턴(201)은 빛이 조사되지 않으므로 가장 두꺼운 두께를 가지게 되고, 분할 노광되는 경계 부분 즉, 도 15a의 점선 부분(V)은 빛이 두 번 조사되어 감광막이 모두 제거되며, 그 외 부분(U)은 빛이 한 번 조사되어 감광막 패턴(201)보다는 적은 두께를 가지는 감광막 패턴(202)이 형성된다. 그런데, 여기에서 데이터 배선(161) 상부에 위치하는 분할 노광의 경계 부분(W)은 보호층(171)이 형성될 부분으로 빛이 조사되지 않으므로 T 부분의 감광막 패턴(201)과 같은 두께를 가지게 된다.
- <89> 이어, 도 15c에 도시한 바와 같이 감광막 패턴(201, 202)과 그 하부의 막들을 식각한다. 이때, 식각 방법은 주로 건식 식각 방법을 이용하는데, 이 경우 T 및 W 부분에서는 감광막 패턴(201)에 의해 하부의 막들이 식각되지 않고 그대로 남아 있고, U 부분에서는 감광막 패턴(202)과 절연막(170), 여분의 데이터 배선(165) 및 비정질 실리콘층

(140)이 제거되며, V 부분에서는 절연막(170)과 여분의 데이터 배선(165) 및 비정질 실리콘층(140)이 식각된다.

<90> 이때에는 분할 노광되는 경계면에 따른 스티치 라인이 발생하지 않는다.

<91> 다음, 도 16a 및 도 16c에 도시한 바와 같이 게이트 배선(121)과 데이터 배선(161)에 의해 정의되는 화소 영역에 IT0와 같은 투명 도전 물질로 화소 전극(181)을 형성한다.

<92> 이와 같이 본 발명에서는 분할 노광의 경계 부분을 게이트 배선(121) 및 데이터 배선(161) 상부에 위치하도록 함으로써 분할 노광에 따른 스티치 라인의 형성을 방지할 수 있다.

【발명의 효과】

<93> 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에서는 다음과 같은 효과가 있다.

<94> 본 발명에서는 액정 표시 장치용 박막 트랜지스터 기판을 4장의 마스크를 이용하여 제조하여 제조 비용을 감소시키는데 있어서, 보호층의 형성시 분할 노광되는 경계 부분을 블랙 매트릭스에 의해 가려지는 부분에 위치하도록 함으로써 스티치 라인에 의한 불량 발생을 방지한다.

【특허청구범위】**【청구항 1】**

제1 기판을 구비하는 단계,
상기 제1 기판 상부에 일 방향을 가지는 다수의 제1 배선을 형성하는 단계,
상기 제1 배선을 포함하는 상기 제1 기판 상부에 제1 절연막과 비정질 실리콘층 및 금속층을 연속하여 증착하는 단계,
상기 금속층을 패터닝하여 상기 제1 배선과 교차하는 다수의 제2 배선을 형성하는 단계,
상기 제2 배선 상부에 제2 절연막을 증착하는 단계,
분할 노광을 이용하여 상기 제2 절연막 및 상기 비정질 실리콘층을 패터닝하여 상기 제2 배선을 덮는 반도체층을 형성하는 단계,
상기 제1 및 제2 배선이 교차하여 정의되는 영역에 화소 전극을 형성하는 단계와,
제 2 기판을 구비하는 단계,
상기 제2 기판 상부에 상기 제1 기판의 상기 분할 노광의 경계 부분에 대응하도록 블랙 매트릭스를 형성하는 단계,
상기 블랙 매트릭스 상부에 공통 전극을 형성하는 단계 및
상기 제1, 제2 기판을 합착하고 그 사이에 액정층을 주입하는 단계를 포함하는 액정 표시 장치의 제조 방법.

【청구항 2】

청구항 1에 있어서,

상기 분할 노광의 경계 부분은 상기 게이트 배선 및 상기 데이터 배선 상부에 위치하는 액정 표시 장치의 제조 방법.

【청구항 3】

기판을 구비하는 단계,

상기 기판 상부에 일 방향을 가지는 다수의 제1 배선을 형성하는 단계,

상기 제1 배선을 포함하는 상기 기판 상부에 제1 절연막과 비정질 실리콘층 및 금속층을 연속하여 증착하는 단계,

상기 금속층을 패터닝하여 상기 제1 배선과 교차하는 다수의 제2 배선을 형성하는 단계,

상기 제2 배선 상부에 제2 절연막을 증착하는 단계,

분할 노광을 이용하여 상기 제2 절연막 및 상기 비정질 실리콘층을 패터닝하여 상기 제2 배선을 덮는 반도체층을 형성하는 단계,

상기 제1 및 제2 배선이 교차하여 정의되는 영역에 화소 전극을 형성하는 단계를 포함하며,

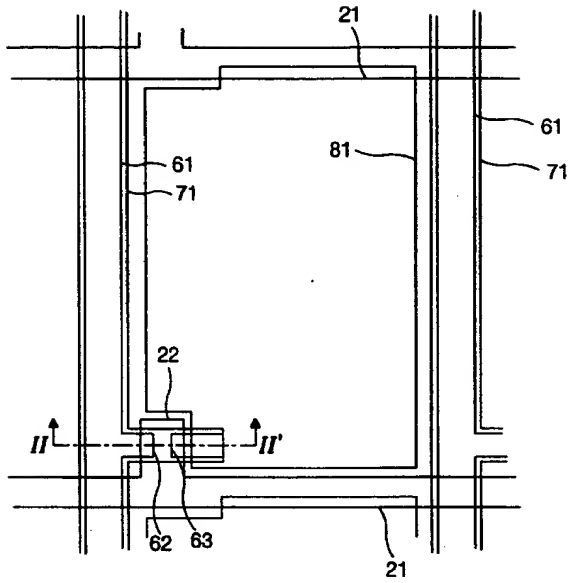
상기 분할 노광의 경계 부분은 상기 게이트 배선과 상기 데이터 배선의 상부에 위치하는 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법.

【청구항 4】

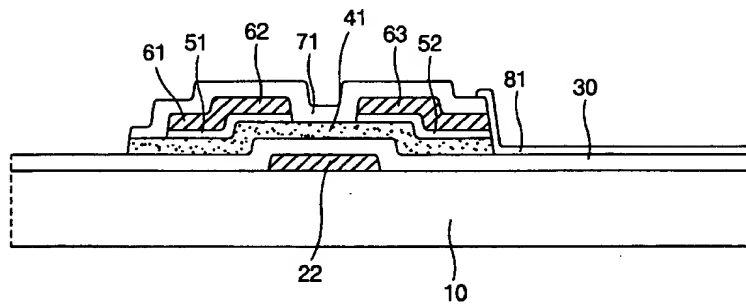
서로 마주 대하고 있는 제1 및 제2 기관과,
상기 제1 기관 내면에 형성되어 있으며 일 방향을 가지는 다수의 제1 배선과,
상기 제1 배선을 덮고 있는 제1 절연막과,
상기 제1 절연막 상부에 형성되어 있는 반도체층과,
상기 반도체층 상부에 형성되어 있으며 상기 제1 배선과 교차하는 다수의 제2 배선과,
상기 제2 배선을 덮고 있으며 상기 반도체층과 같은 모양을 가지는 제2 절연막과,
상기 제1 배선과 제2 배선에 의해 정의되는 영역에 형성되어 있는 화소 전극과,
상기 제2 기관의 내면에 형성되어 있는 블랙 매트릭스와,
상기 블랙 매트릭스를 덮고 있는 공통 전극과,
상기 제1 및 제2 기관 사이에 삽입되어 있는 액정층을 포함하며,
상기 제1 절연막은 상기 제2 절연막을 분할 노광하여 형성된 스티치 라인을 포함하고, 상기 블랙 매트릭스는 적어도 상기 스티치 라인을 덮고 있는 액정 표시 장치.

【도면】

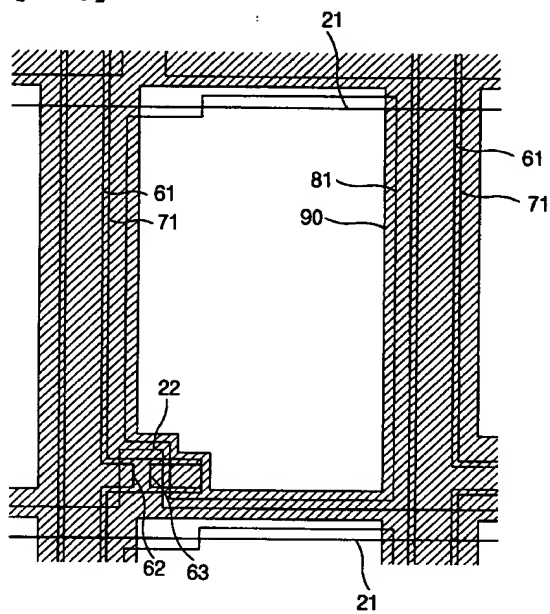
【도 1】



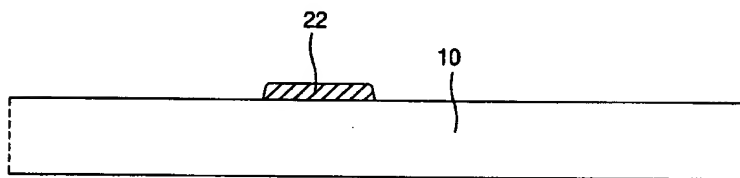
【도 2】



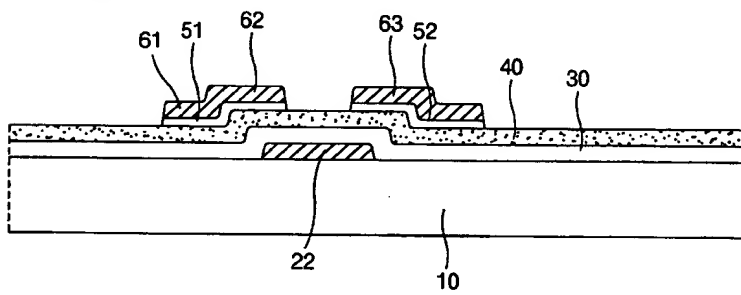
【도 3】



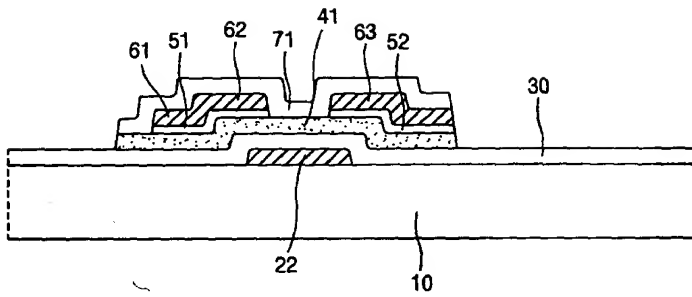
【도 4a】



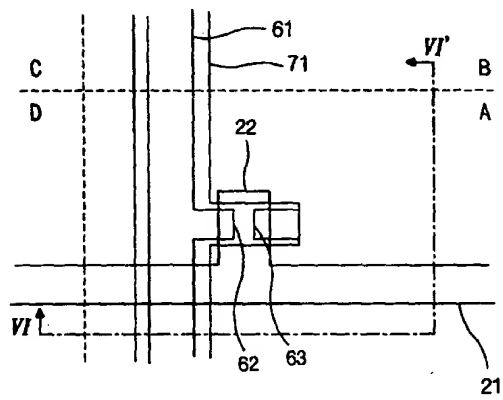
【도 4b】



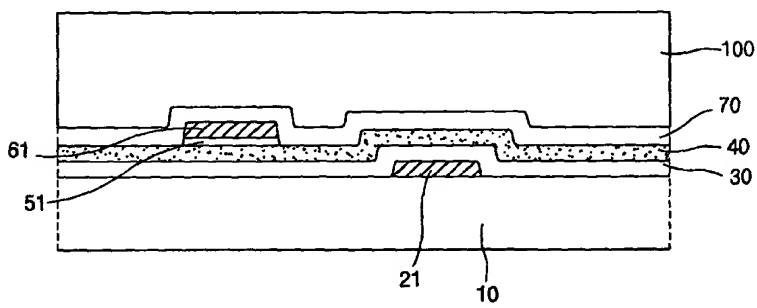
【도 4c】



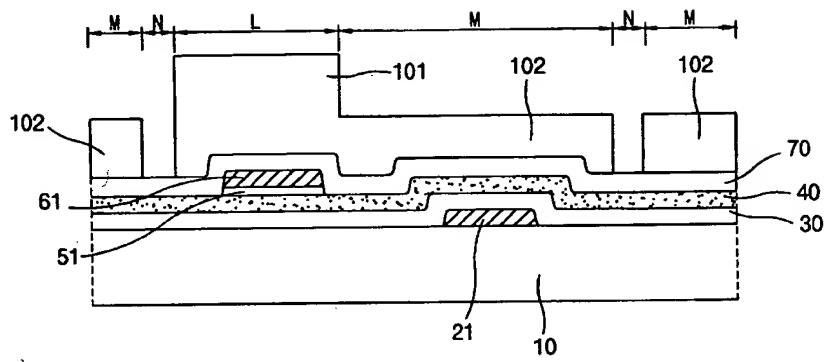
【도 5】



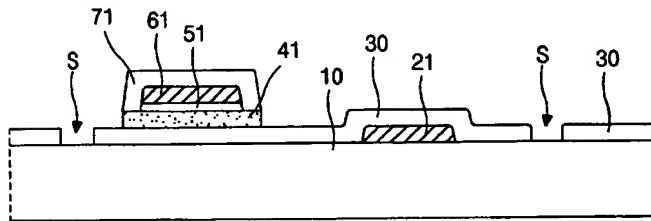
【도 6a】



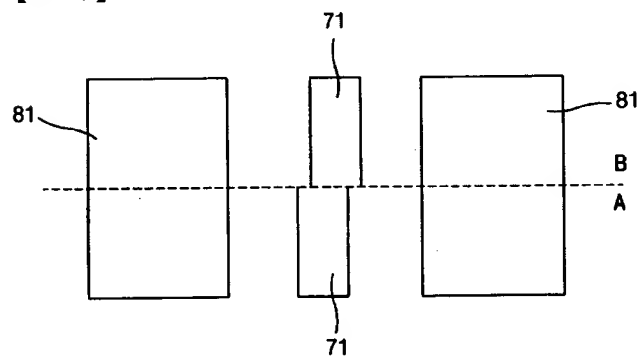
【도 6b】



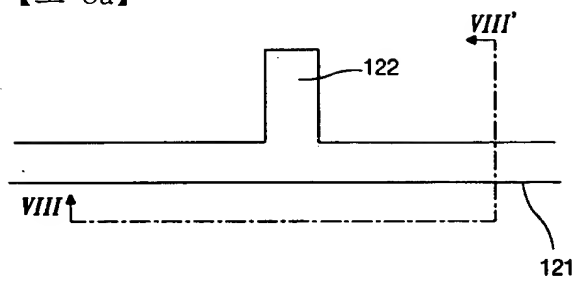
【도 6c】



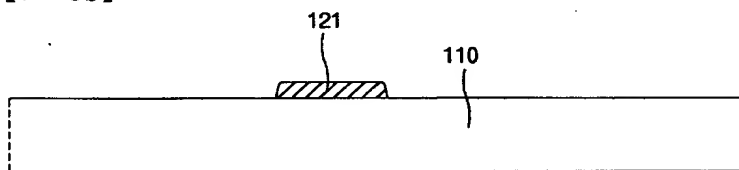
【도 7】



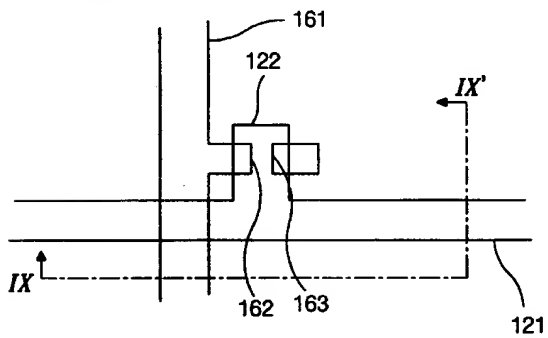
【도 8a】



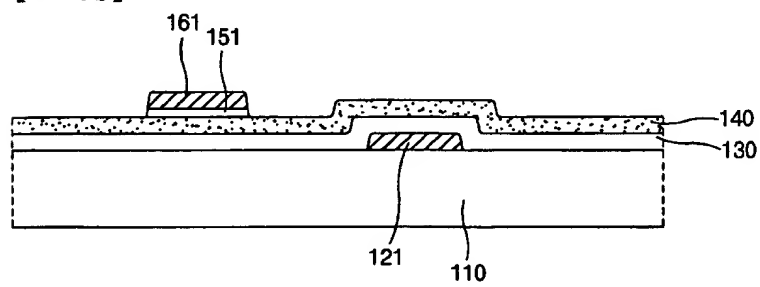
【도 8b】



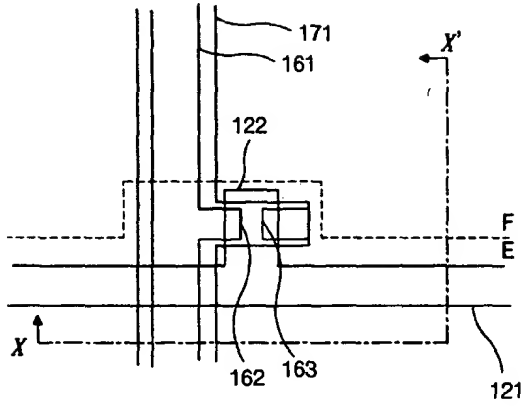
【도 9a】



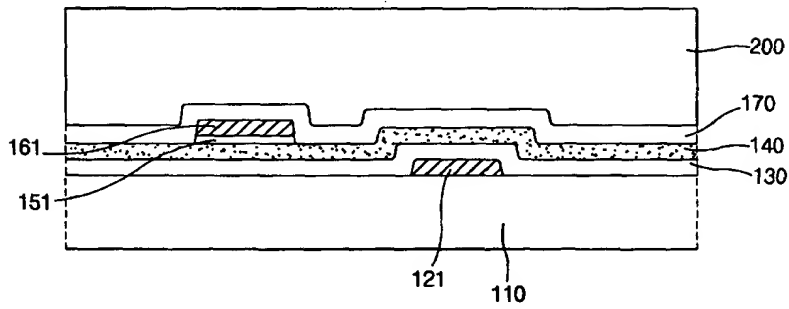
【도 9b】



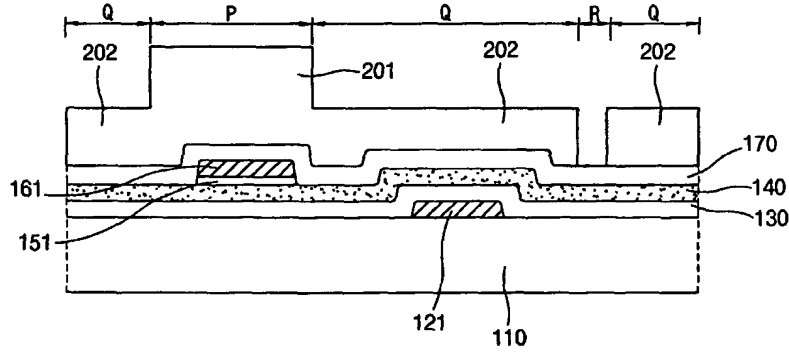
【図 10a】



【図 10b】



【図 10c】

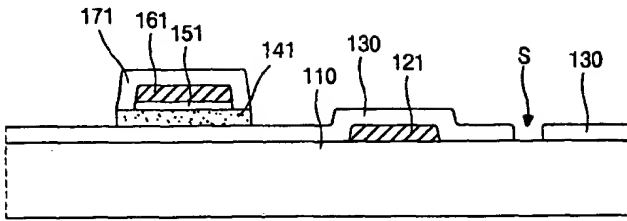




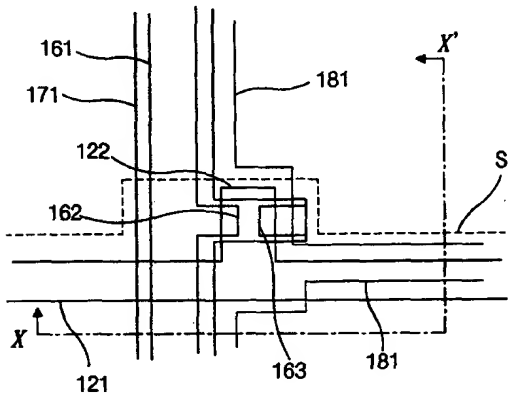
1020000044916

2001/7/

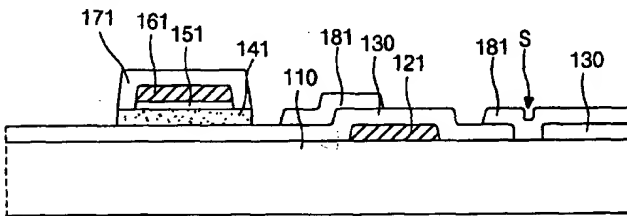
【도 10d】



【도 11a】



【도 11b】



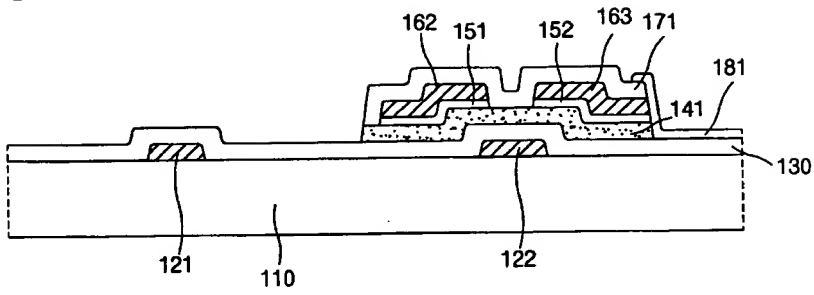
[illegible]

The timing diagram shows the eighth clock signal (VIII) and its inverted signal (VIII'). The signal VIII is a square wave that transitions from a low level to a high level at a certain point. The inverted signal VIII' is a square wave that transitions from a high level to a low level at the same point. The signal VIII is labeled with the reference numeral 121, and the inverted signal VIII' is labeled with the reference numeral 122.

A cross-sectional view of a substrate 110. Two protrusions, 121 and 122, are formed on the top surface of the substrate. Both protrusions are filled with a hatched pattern, indicating they are made of a different material or have a specific layer structure. The substrate 110 is shown as a solid horizontal line below the protrusions.

[illegible]

【도 16b】



【서류명】	서지사항 보정서
【수신처】	특허청장
【제출일자】	2000.08.30
【제출인】	
【명칭】	엘지 .필립스 엘시디(주)
【출원인코드】	1-1998-101865-5
【사건과의 관계】	출원인
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【사건의 표시】	
【출원번호】	10-2000-0044916
【출원일자】	2000.08.02
【발명의 명칭】	액정 표시 장치 및 그의 제조 방법
【제출원인】	
【접수번호】	1-1-00-0162733-95
【접수일자】	2000.08.02
【보정할 서류】	특허출원서
【보정할 사항】	
【보정대상 항목】	발명자
【보정방법】	정정
【보정내용】	
【발명자】	
【성명의 국문표기】	류순성
【성명의 영문표기】	YOO, SOON-SUNG
【주민등록번호】	661229-1228318
【우편번호】	730-040
【주소】	경상북도 구미시 형곡동 신세계 타운 401호
【국적】	KR

【발명자】

【성명의 국문표기】

곽동영

【성명의 영문표기】

KWAK, DONG-YEUNG

【주민등록번호】

701201-1695819

【우편번호】

704-340

【주소】

대구광역시 달서구 송현동 그린맨션 103동 1108호

【국적】

KR

【발명자】

【성명의 국문표기】

김후성

【성명의 영문표기】

KIM, HU-SUNG

【주민등록번호】

700121-1025316

【우편번호】

136-120

【주소】

서울특별시 성북구 상월곡동 55-105 5/5

【국적】

KR

【발명자】

【성명의 국문표기】

정유호

【성명의 영문표기】

JUNG, YU-HO

【주민등록번호】

710506-1058311

【우편번호】

730-360

【주소】

경상북도 구미시 진평동 642-3 LG Philips LCD

【국적】

KR

【발명자】

【성명의 국문표기】

김용완

【성명의 영문표기】

KIM, YONG WAN

【주민등록번호】

701011-1899714

【우편번호】

730-360

【주소】

경상북도 구미시 진평동 642-3번지 엘지필립스
엘시디

【국적】

KR

【발명자】

【성명의 국문표기】

박덕진

【성명의 영문표기】

PARK, DUK-JIN

【주민등록번호】

710727-1787710

【우편번호】	702-260
【주소】	대구광역시 북구 태전동 한라아파트 104-601
【국적】	KR
【발명자】	
【성명의 국문표기】	이우채
【성명의 영문표기】	LEE,WOO-CHAE
【주민등록번호】	731019-1067011
【우편번호】	730-360
【주소】	경상북도 구미시 진평동 642-3 LG Philips LCD
【국적】	KR
【취지】	특허법시행규칙 제13조의 규정에 의하여 위와 같이 제출합니다. 대리인 정원기 (인)
【수수료】	
【보정료】	0 원
【기타 수수료】	원
【합계】	0 원